

© EPDOC / EPO

PN - JP2002369400 A 20021220
PA - YAZAKI CORP
PD - 2002-12-20
OPD - 2001-06-11
TI - DEVICE AND METHOD FOR ADJUSTING CHARGED STATE OF BATTERY PACK
IF - H02J7/02&H ; H02J7/00&C ; H01M10/44&Q ; H01M10/48&P ; B60L11/18&C
IN - SAIGO TSUTOMU
AP - JP20010175545 20010611
PR - JP20010175545 20010611
DT - I

© WPI / DERWENT

PN - JP2002369400 A 20021220 DW200322 H02J7/02 011pp
PA - (YAZA) YAZAKI CORP
AN - 2003-224926 [22]
OPD - 2001-06-11
TI - Battery pack charging state adjusting device for electric vehicle, has capacitor and resistor connection units to respectively connect battery units to capacitor and resistor, based on variation degree of battery voltage
AB - JP2002369400 NOVELTY - A CPU (2d-13) determines the variation degree of voltage of the battery units (BS1-BSn). When the variation degree is large, a capacitor connection unit (2d-11) connects the battery units to a capacitor (CB), otherwise a resistor connection unit (2d-12) connects the battery units to a resistor (RB) for adjusting the voltage variation degree.
 - DETAILED DESCRIPTION - An INDEPENDENT CLAIM is included for charging state adjustment method.
 - USE - For adjusting charging state of battery pack such as nickel hydrogen battery and lithium cell used in electric vehicle.
 - ADVANTAGE - The voltage variation degree is efficiently adjusted within a short time without any loss of electrical energy.
 - DESCRIPTION OF DRAWING(S) - The figure shows the block diagram of the battery pack charging state adjusting device. (Drawing includes non-English language text).
 - Capacitor connection unit 2d-11
 - Resistor connection unit 2d-12
 - CPU 2d-13
 - Battery units BS1-BSn
 - Capacitor CB
 - Resistor RB
 - (Dwg.1/6)
IW - BATTERY PACK CHARGE STATE ADJUST DEVICE ELECTRIC VEHICLE CAPACITOR RESISTOR CONNECT UNIT RESPECTIVE CONNECT BATTERY UNIT CAPACITOR RESISTOR BASED VARIATION DEGREE BATTERY VOLTAGE
IC - B60L11/18 ; H01M10/44 ; H01M10/48 ; H02J7/00 ; H02J7/02
MC - X16-G X16-G01 X16-H X21-B01
DC - Q14 X16 X21

© PAJ / JPO

PN - JP2002369400 A 20021220
PA - YAZAKI CORP
PD - 2002-12-20
TI - DEVICE AND METHOD FOR ADJUSTING CHARGED STATE OF BATTERY PACK

THIS PAGE BLANK (USPTO)

- AB** - **PROBLEM TO BE SOLVED:** To provide a charged-state adjuster for a battery pack for equalizing the terminal voltages of individual unit cells in a short time by suppressing electric energy losses.
- **SOLUTION:** While it is determined by a determination means 2d-13 that the degrees of the variations of the terminal voltages of individual unit cells BS1 -BSn are large, individual unit cells BS1 -BSn are connected to a capacitor CB by a capacitor connecting means 2d-11, and the terminal voltages of the unit cells BS1 -BSn are equalized, in a first charged-state adjusting means. While it is determined that the degrees of the variations are not large to the contrary, the unit cells BS1 -BSn are connected to a discharging resistor RB by a resistor connecting means 2d-12, and the terminal voltages of the unit cells BS1 -BSn are equalized, in a second charged-state adjusting means.
- I** - H02J7/02 ;B60L11/18 ;H01M10/44 ;H01M10/48 ;H02J7/00
- IN** - SAIGO TSUTOMU
- ABD** - 20030402
- ABV** - 200304
- AP** - JP20010175545 20010611

100-100000

1

1

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2002-369400
(P2002-369400A)

(43)公開日 平成14年12月20日(2002.12.20)

(51)Int.Cl. ⁷	識別記号	F I	テマコード*(参考)
H 0 2 J 7/02		H 0 2 J 7/02	H 5 G 0 0 3
B 6 0 L 11/18		B 6 0 L 11/18	C 5 H 0 3 0
H 0 1 M 10/44		H 0 1 M 10/44	Q 5 H 1 1 5
	10/48		P
H 0 2 J 7/00		H 0 2 J 7/00	C

審査請求 未請求 請求項の数 5 O L (全 11 頁)

(21)出願番号 特願2001-175545(P2001-175545)

(22) 出願日 平成13年6月11日(2001.6.11)

(71)出願人 000006895

矢崎総業株式会社

東京都港区三田1丁目4番28号

(72) 發明者 西郷 勉

静岡県裾野市御宿1500 矢崎総業株式会社
内

(74)代理人 100060690

弁理士 瀧野 秀雄 (外3名)

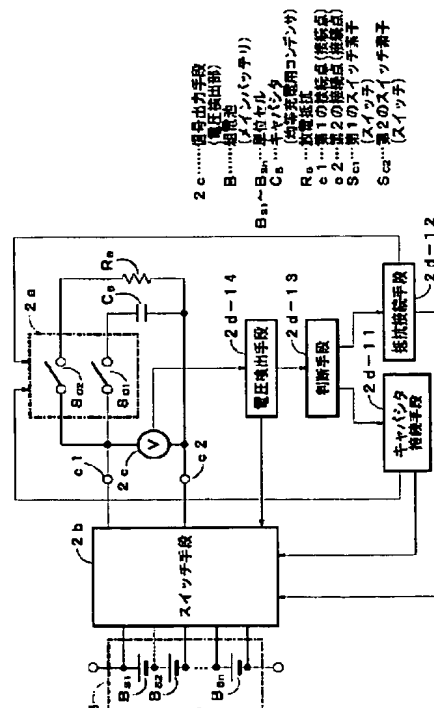
[最終頁に続く](#)

(54) 【発明の名称】 組電池の充電状態調整装置及びその方法

(57) 【要約】

【課題】 短時間に、かつ電気エネルギーのロスを抑えて、各単位セルの両端電圧の均等化を行う組電池の充電状態調整装置を提供する。

【解決手段】 判断手段2d-13により、各単位セル $B_{S1} \sim B_{Sn}$ の両端電圧のばらつき度合が大きいと判断されている間は、第1の充電状態調整手段において、キャパシタ接続手段2d-11が、各単位セル $B_{S1} \sim B_{Sn}$ をキャパシタ C_E に接続して、各単位セル $B_{S1} \sim B_{Sn}$ の両端電圧を均等化する。逆に、ばらつき度合が小さく、否と判断されている間は、第2の充電状態調整手段において、抵抗接続手段2d-12が、各単位セル $B_{S1} \sim B_{Sn}$ を放電抵抗 R_E に接続して、各単位セル $B_{S1} \sim B_{Sn}$ の両端電圧を均等化する。



【特許請求の範囲】

【請求項1】 二次電池からなる単位セルを複数個直列に接続して構成され、負荷や充電器が両端に接続された閉回路状態において充放電を行う組電池の充電状態を調整する組電池の充電状態調整装置であって、

前記負荷や前記充電器とは絶縁して設けられたキャパシタ及び前記組電池の開回路状態において、前記各単位セルを前記キャパシタに接続して、前記各単位セルの両端電圧を均等化するキャパシタ接続手段を有する第1の充電状態調整手段と、

前記単位セルを放電させるための放電抵抗及び前記組電池の開回路状態において、前記各単位セルを前記放電抵抗に接続して、前記各単位セルの両端電圧を均等化する抵抗接続手段とを有する第2の充電状態調整手段と、前記各単位セルの両端電圧のばらつき度合いが大きいとか否かを判断する判断手段とを備え、

前記判断手段により、ばらつき度合いが大きいと判断されている間は、前記キャパシタ接続手段による均等化が行われ、否と判断されている間は、前記抵抗接続手段による均等化が行われることを特徴とする組電池の充電状態調整装置。

【請求項2】 請求項1記載の組電池の充電状態調整装置であって、

前記キャパシタ及び前記放電抵抗は、第1の接続点及び第2の接続点間に並列に設けられ、

前記各単位セルのプラス端子を前記第1の接続点に、マイナス端子を前記第2の接続点に接続するスイッチ手段と、

前記第1及び前記第2の接続点間に、前記キャパシタと直列に設けられた第1のスイッチ素子と、

前記第1及び第2の接続点間に、前記放電抵抗と直列に設けられた第2のスイッチ素子とをさらに備え、

前記キャパシタ接続手段は、前記第1のスイッチ素子をオン制御した状態で、前記スイッチ手段のオンオフ制御を行って、前記各単位セルを前記キャパシタに接続し、前記抵抗接続手段は、前記第2のスイッチ素子をオン制御した状態で、前記スイッチ手段のオンオフ制御を行って、前記各単位セルを前記放電抵抗に接続することを特徴とする組電池の充電状態調整装置。

【請求項3】 請求項1又は2記載の組電池の充電状態調整装置であって、

前記各単位セルの両端電圧を各々検出する電圧検出手段をさらに備え、

前記判断手段は、前記電圧検出手段により検出された両端電圧のうちの最大両端電圧と、最小両端電圧との差が、所定値以上の間は、ばらつき度合いが大きいと判断し、前記最大両端電圧と、前記最小両端電圧との差が、前記所定値より小さい間は、否と判断することを特徴とする組電池の充電状態調整装置。

【請求項4】 請求項2記載の組電池の充電状態調整装

置であって、

前記第1及び前記第2の接続点間に設けられ、当該両端に接続された前記単位セルの両端電圧に応じた電圧信号を出力する信号出力手段と、

前記スイッチ手段のオンオフ制御を行って、前記各単位セルの1つを前記信号出力手段に接続して、前記各単位セルの両端電圧を検出する電圧検出手段とを備え、

前記判断手段は、前記電圧検出手段により検出された両端電圧のうちの最大両端電圧と、最小両端電圧との差が、所定値以上の間は、ばらつき度合いが大きいと判断し、前記最大両端電圧と、前記最小両端電圧との差が、前記所定値より小さい間は、否と判断することを特徴とする組電池の充電状態調整装置。

【請求項5】 二次電池からなる単位セルを複数個直列に接続して構成され、負荷や充電器が両端に接続された閉回路状態において充放電を行う組電池の充電状態を調整するに当たり、

前記各単位セルの両端電圧のばらつき度合いが大きいとき、前記負荷や前記充電器とは絶縁されたキャパシタに前記各単位セルを、前記組電池の開回路状態において接続し、

前記各単位セルの両端電圧のばらつき度合いが大きいとき、放電抵抗に前記各単位セルを、前記組電池の開回路状態において接続することを特徴とする組電池の充電状態調整方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、二次電池からなる単位セルを複数個直列に接続して構成され、負荷や充電器が両端に接続された閉回路状態において充放電を行う組電池の充電状態を調整する装置及びその方法に関する。

【0002】

【従来の技術】例えば、電動モータを用いて走行する電気自動車や、エンジンと電動モータとを併用して走行するハイブリッド電気自動車においては、ニッケル-水素電池やリチウム電池といった二次電池を単位セルとしてこれらを複数個直列接続した組電池が、電動モータの電源として用いられている。

【0003】そして、上述した組電池には、充放電を繰り返すうちに、各単位セルの充電状態(SOC)に基づく両端電圧にばらつきが生じ、これを放置したまま充電や放電を行うと、一部の単位セルが過充電状態や過放電状態になりかねない、という問題があることが知られている。

【0004】そこで、特開平6-319287号公報では、各単位セルの両端電圧の大小に応じて論理回路が出力する信号により放電回路のスイッチを開閉させて、両端電圧の高い単位セルの蓄積電荷を放電させることで、全ての単位セルを両端電圧の最も低い単位セルと同じ両

10

20

30

40

50

端電圧にすることで、各単位セルの両端電圧のばらつきを解消することが提案されている。

【0005】また、特開平8-182216号公報では、各単位セルを、所定のキャパシタ電圧を有するキャパシタに接続するものが提案されている。これにより、キャパシタ電圧より高い両端電圧を持つ単位セルの電荷が、キャパシタに移動され、逆に、キャパシタ電圧より低い両端電圧を持つ単位セルに、キャパシタの電荷が移動される。即ち、キャパシタを介して、両端電圧の高い方から低い方への蓄積電荷の移動が行われるため、各単位セルの両端電圧のばらつきを解消することができる。

【0006】

【発明が解決しようとする課題】しかしながら、上述した特開平6-319287号公報により提案された従来の解消法では、両端電圧の高い単位セルを放電させるため、電気エネルギーが無駄に消費されてしまうという問題がある。

【0007】その点、両端電圧の高い方の単位セルによりキャパシタに蓄積した電荷で両端電圧の低い方の単位セルを充電するという、特開平8-182216号公報により提案された従来の解消法は、電気エネルギーが無駄に消費されることがない分、有利であるといえる。

【0008】しかし、特開平8-182216号公報により提案された従来の解消法では、各単位セルの両端電圧の均等化がすすみ各単位セルの両端電圧のばらつきが小さくなると、キャパシタ電圧と各単位セルの両端電圧との電圧差の減少に伴い電荷の移動量が減少するため、完全に均一になるまで時間がかかるという問題があった。

【0009】そこで、本発明は、上記のような問題点に着目し、短時間に、かつ電気エネルギーのロスを抑えて、各単位セルの両端電圧の均等化を行う組電池の充電状態調整装置及びその方法を提供することを課題とする。

【0010】

【課題を解決するための手段】上記課題を解決するためになされた請求項1記載の発明は、図1の基本構成図によれば、二次電池からなる単位セル $B_{S1} \sim B_{Sn}$ を複数個直列に接続して構成され、負荷や充電器が両端に接続された閉回路状態において充放電を行う組電池Bの充電状態を調整する組電池の充電状態調整装置であって、前記負荷や前記充電器とは絶縁して設けられたキャパシタC_B及び前記組電池の開回路状態において、前記各単位セルを前記キャパシタに接続して、前記各単位セルの両端電圧を均等化するキャパシタ接続手段2d-11を有する第1の充電状態調整手段と、前記単位セルを放電させるための放電抵抗R_B及び前記組電池の開回路状態において、前記各単位セルを前記放電抵抗に接続して、前記各単位セルの両端電圧を均等化する抵抗接続手段2d-12とを有する第2の充電状態調整手段と、前記各単位

セルの両端電圧のばらつき度合いが大きいと否かを判断する判断手段2d-13とを備え、前記判断手段により、ばらつき度合いが大きいと判断されている間は、前記キャパシタ接続手段による均等化が行われ、否と判断されている間は、前記抵抗接続手段による均等化が行われることを特徴とする組電池の充電状態調整装置に存する。

【0011】請求項1記載の発明によれば、判断手段により、各単位セルの両端電圧のばらつき度合いが大きいと判断されている間は、第1の充電状態調整手段において、キャパシタ接続手段が、各単位セルをキャパシタに接続して、各単位セルの両端電圧を均等化する。逆に、ばらつき度合いが大きくなり、否と判断されている間は、第2の充電状態調整手段において、抵抗接続手段が、各単位セルを放電抵抗に接続して、各単位セルの両端電圧を均等化する。

【0012】従って、各単位セルのばらつき度合いが大きい間は、キャパシタ接続手段による均等化が行われるため、電気エネルギーが放電抵抗によって無駄に消費されることがない。また、各単位セルのばらつき度合いが大きい間は、キャパシタ接続手段による均等化では、電荷の移動量が少なくなるため、均等化に時間がかかるが、本発明では、各単位セルのばらつき度合いが大きい間は、抵抗接続手段による均等化が行われるため、短時間に各単位セルの両端電圧の均等化を図ることができる。また、ばらつき度合いが小さいため、放電抵抗によって消費される電気エネルギーも少なくてすむ。

【0013】請求項2記載の発明は、図1の基本構成図によれば、請求項1記載の組電池の充電状態調整装置であって、前記キャパシタ及び前記放電抵抗は、第1の接続点c1及び第2の接続点c2間に並列に設けられ、前記各単位セルのプラス端子を前記第1の接続点に、マイナス端子を前記第2の接続点に接続するスイッチ手段2bと、前記第1及び前記第2の接続点間に、前記キャパシタと直列に設けられた第1のスイッチ素子Sc1と、前記第1及び第2の接続点間に、前記放電抵抗と直列に設けられた第2のスイッチ素子Sc2とをさらに備え、前記キャパシタ接続手段は、前記第1のスイッチ素子をオン制御した状態で、前記スイッチ手段のオンオフ制御を行って、前記各単位セルを前記キャパシタに接続し、前記抵抗接続手段は、前記第2のスイッチ素子をオン制御した状態で、前記スイッチ手段のオンオフ制御を行って、前記各単位セルを前記放電抵抗に接続することを特徴とする組電池の充電状態調整装置に存する。

【0014】請求項2記載の発明によれば、キャパシタ及び放電抵抗が、第1の接続点及び第2の接続点間に、並列に、設けられている。スイッチ手段が、各単位セルのプラス端子を第1の接続点に、マイナス端子を第2の接続点に接続する。第1のスイッチ素子が、第1及び第2の接続点間に、キャパシタと直列に設けられている。第2のスイッチ素子が、第1及び第2の接続点間に、放

電抵抗と直列に設けられている。以上の構成において、キャパシタ接続手段が、第1のスイッチ素子をオン制御した状態で、スイッチ手段のオンオフ制御を行えば、各単位セルをキャパシタに接続することができる。また、抵抗接続手段が、第2のスイッチ素子をオン制御した状態で、スイッチ手段のオンオフ制御を行えば、各単位セルを放電抵抗に接続することができる。

【0015】従って、キャパシタ接続手段と抵抗接続手段とで、スイッチ手段を兼用することができ、各々別途に、各単位セルと、キャパシタ又は放電抵抗とを接続するスイッチ手段を設ける必要がない。

【0016】請求項3記載の発明は、図1の基本構成図によれば、請求項1又は2記載の組電池の充電状態調整装置であって、前記各単位セルの両端電圧を各々検出する電圧検出手段2d-14をさらに備え、前記判断手段は、前記電圧検出手段により検出された両端電圧のうちの最大両端電圧と、最小両端電圧との差が、所定値以上の間は、ばらつき度合が大きいと判断し、前記最大両端電圧と、前記最小両端電圧との差が、前記所定値より小さい間は、否と判断することを特徴とする組電池の充電状態調整装置に存する。

【0017】請求項3記載の発明によれば、電圧検出手段が、各単位セルの両端電圧を各々検出する。判断手段が、電圧検出手段により検出された各両端電圧のうちの最大両端電圧と、最小両端電圧との差が、所定値以上の間は、ばらつき度合が大きいと判断し、最大両端電圧と、最小両端電圧との差が、所定値より小さい間は、否と判断する。

【0018】従って、各単位セルの最大両端電圧と最小両端電圧との差が、所定値以上の間は、第1の充電状態調整手段による均等化が行われるため、大きな電気エネルギーが無駄に消費されることがない。また、各単位セルの最大両端電圧と最小両端電圧との差が、所定値より小さい間は、第2の充電状態調整手段による均等化が行われるため、短時間に各単位セルの両端電圧の均等化を図ることができる。

【0019】請求項4記載の発明は、図1の基本構成図に示すように、請求項2記載の組電池の充電状態調整装置であって、前記第1及び前記第2の接続点間に設けられ、当該両端に接続された前記単位セルの両端電圧に応じた電圧信号を出力する信号出力手段2cと、前記スイッチ手段のオンオフ制御を行って、前記各単位セルの1つを前記信号出力手段に接続して、前記各単位セルの両端電圧を検出する電圧検出手段2d-14とを備え、前記判断手段は、前記電圧検出手段により検出された両端電圧のうちの最大両端電圧と、最小両端電圧との差が、所定値以上の間は、ばらつき度合が大きいと判断し、前記最大両端電圧と、前記最小両端電圧との差が、前記所定値より小さい間は、否と判断することを特徴とする組電池の充電状態調整装置に存する。

【0020】請求項4記載の発明によれば、信号出力手段が、第1及び第2の接続点間に設けられ、その両端に接続された単位セルの両端電圧に応じた電圧信号を出力する。電圧検出手段が、スイッチ手段のオンオフ制御を行って、各単位セルの1つを信号出力手段に接続して、各単位セルの両端電圧を検出する。判断手段が、電圧検出手段により検出された両端電圧のうちの最大両端電圧と、最小両端電圧との差が、所定値以上の間は、ばらつき度合が大きいと判断し、最大両端電圧と、最小両端電圧との差が、所定値より小さい間は、否と判断する。

【0021】従って、判断手段による判断を行うための電圧検出手段が、各単位セルをキャパシタ又は放電抵抗と接続するためのスイッチ手段を流用して、各単位セルの両端電圧を検出することができ、各々別途に、スイッチ手段を設ける必要がない。

【0022】請求項5記載の発明は、二次電池からなる単位セルを複数個直列に接続して構成され、負荷や充電器が両端に接続された閉回路状態において充放電を行う組電池の充電状態を調整するに当たり、前記各単位セルの両端電圧のばらつき度合が大きいとき、前記負荷や前記充電器とは絶縁されたキャパシタに前記各単位セルを、前記組電池の開回路状態において接続し、前記各単位セルの両端電圧のばらつき度合が大きくないとき、放電抵抗に前記各単位セルを、前記組電池の開回路状態において接続することを特徴とする組電池の充電状態調整方法に存する。

【0023】請求項5記載の発明によれば、各単位セルの両端電圧のばらつき度合が大きいと判断されている間、各単位セルがキャパシタに接続されて、各単位セルの両端電圧が均等化されるため、電気エネルギーが放電抵抗によって無駄に消費されることがない。また、ばらつき度合が大きくないと判断されている間、キャパシタによる均等化では、電荷の移動量が少なくなるため、均等化に時間がかかるが、本発明では、各単位セルのばらつき度合が大きくない間は、放電抵抗による均等化が行われるため、短時間に各単位セルの両端電圧の均等化を図ることができる。また、ばらつき度合が小さいため、放電抵抗によって消費される電気エネルギーも小さくてすむ。

【0024】

【発明の実施の形態】以下、本発明の一実施の形態を、図面を参照して説明する。図2は、本発明の組電池の充電状態調整方法を実施した組電池の充電状態調整装置（以下、調整装置）の一実施の形態を示す回路図である。図2中引用符号1で示す本実施形態の調整装置は、エンジンと電動モータ（いずれも図示せず。）を走行駆動源として併用するハイブリッド電気自動車（以下、車両）において、前記電動モータの電源として用いられるメインバッテリーB（請求項中の組電池に相当）に接続して使用されるものである。

【0025】前記メインバッテリーBは、二次電池からなる単位セル B_{S1} 、 B_{S2} 、…、 B_{Sn} を n 個直列に接続して構成されており、メインバッテリーBの両端には、電動モータ等が必要に応じて負荷として接続される他、オルタネータ等（図示せず）が必要に応じて充電器として接続される。

【0026】そして、本実施形態の調整装置1は、さらに均等化部2を備えている。均等化部2は、接続点c1（請求項中の第1の接続点に相当。）—接続点c2（請求項中の第2の接続点に相当）間に設けられた均等充電用コンデンサ C_B （請求項中のキャパシタに相当。）と、接続点c1—接続点c2間に、上記均等充電用コンデンサ C_B と直列に設けられたスイッチ S_{C1} を有している。なお、上記均等充電用コンデンサ C_B は、前記不図示の負荷やオルタネータとは絶縁して設けられている。

【0027】均等化部2はまた、均等充電用コンデンサ C_B と並列に設けられた放電抵抗 R_B と、接続点c1—接続点c2間に上記放電抵抗 R_B と直列に設けられたスイッチ S_{C2} とを有している。そして、上記スイッチ S_{C1} （請求項中の第1のスイッチ素子に相当。）及び S_{C2} （請求項中の第2のスイッチ素子に相当。）が、均等化切替部2aを構成している。

【0028】また、均等化部2は、各单位セル $B_{S1} \sim B_{Sn}$ のプラス端子を接続点c1に、マイナス端子を接続点c2に各々接続するためのスイッチ部2b（請求項中のスイッチ手段に相当。）を有している。スイッチ部2bは、単位セル B_{S1} のプラス端子、各单位セル $B_{S1} \sim B_{Sn}$ の接続点及び単位セル B_{Sn} のマイナス端子に、一端が各々接続されているスイッチ S_{R1} 、 S_{R2} 、…、 S_{Rn+1} から構成されるセル切替部2b-1を有している。そして、スイッチ S_{R1} の他端は、接続点c3に、スイッチ S_{R2} の他端は、接続点c4に、スイッチ S_{R3} の他端は、接続点c3に、…といったように、これらスイッチ $S_{R1} \sim S_{Rn+1}$ の他端は、接続点c3及びc4に、交互に接続されている。

【0029】スイッチ部2bはまた、一端が接続点c3に接続され、他端が接続点c1に接続されるスイッチ S_{A1} 、一端が接続点c4に接続され、他端が接続点c2に接続されるスイッチ S_{A2} 、一端が接続点c3に接続され、他端が接続点c2に接続されるスイッチ S_{B1} 及び一端が接続点c4に接続され、他端が接続点c1に接続されるスイッチ S_{B2} を有する極性反転部2b-2を有している。

【0030】従って、スイッチ部2bにおいて、セル切替部2b-1内のスイッチ S_{R1} 及び S_{R2} のみをオン制御するとともに、極性反転部2b-2内のスイッチ S_{A1} 及び S_{A2} のみをオン制御すれば、単位セル B_{S1} のプラス端子を接続点c1に、マイナス端子を接続点c2に各々接続することができる。

【0031】また、セル切替部2b-1内のスイッチS

$R2$ 及び S_{R3} のみをオン制御するとともに、極性反転部2b-2内のスイッチ S_{B1} 及び S_{B2} のみをオン制御すれば、単位セル B_{S2} のプラス端子を接続点c1に、マイナス端子を接続点c2に各々接続することができる。従って、スイッチ部2b内のスイッチをオンオフ制御すれば、各单位セル $B_{S1} \sim B_{Sn}$ のプラス端子を接続点c1に、マイナス端子を接続点c2に各々接続することができる。

【0032】また、スイッチ部2bによって、各单位セル $B_{S1} \sim B_{Sn}$ のプラス端子を接続点c1に、マイナス端子を接続点c2に各々接続した状態で、スイッチ S_{C1} をオン制御すれば、各单位セル $B_{S1} \sim B_{Sn}$ の両端に均等充電用コンデンサ C_B を接続することができる。一方、スイッチ S_{C2} をオン制御すれば、各单位セル $B_{S1} \sim B_{Sn}$ の両端に放電抵抗 R_B を接続することができる。

【0033】さらに、均等化部2は、接続点c1—接続点c2間に設けられた電圧検出部2c（請求項中の信号出力手段に相当。）を有している。この電圧検出部2cは、その両端、即ち、接続点c1—接続点c2間に接続された各单位セル $B_{S1} \sim B_{Sn}$ の両端電圧に応じた電圧信号を出力する。さらに、均等化部2は、均等化切替部2a及びスイッチ部2b内のスイッチの制御端子が、接続されるマイクロコンピュータ（以下、 μ COM）2dを有している。この μ COM2dには、さらに、上記電圧検出部2cから出力された電圧信号が供給されている。

【0034】上記 μ COM2dは、処理プログラムに従って各種の処理を行う中央演算処理ユニット（以下、CPU）2d-1、CPU2d-1が行う処理のプログラムなどを格納した読出専用のメモリであるROM2d-2、CPU2d-1での各種の処理過程で利用するワークエリア、各種データを格納するデータ記憶エリアなどを有する読出書き込み自在のメモリであるRAM2d-3を有し、これらがバスラインによって接続されている。

【0035】上述した構成の調整装置1の動作を、図3のCPU2d-1の処理手順を参照して以下説明する。CPU2d-1は、例えば、車両が走行している可能性のないイグニッションスイッチのオフによって動作を開始し、図示しない初期ステップにおいて、 μ COM2d内のRAM2d-3に形成した各種のエリアの初期設定を行ってからその最初のステップS1に進む。

【0036】上記ステップS1において、CPU2d-1は、電圧検出手段として働き、各单位セル $B_{S1} \sim B_{Sn}$ の両端電圧を各々検出する電圧検出処理を行う。次に、CPU2d-1は、上記電圧検出処理で検出した単位セル $B_{S1} \sim B_{Sn}$ の両端電圧のうちの最大両端電圧 V_{max} と、最小両端電圧 V_{min} との差が所定電圧 V_A より小さいか否かを判断する（ステップS2）。

【0037】このとき、最大両端電圧 V_{max} —最小両端電圧 $V_{min} < 所定電圧V_A$ であれば（ステップS2で

Y)、CPU2d-1は、各単位セルB_{S1}~B_{Sn}の両端電圧がほぼ均一であり、均等化処理を行う必要がないと判断して、直ちに処理を終了する。これに対して、最大両端電圧V_{max}-最小両端電圧V_{min}≧所定電圧V_Aであれば(ステップS2でN)、CPU2d-1は、各単位セルB_{S1}~B_{Sn}の両端電圧にばらつきが生じていると判断して、次のステップS3に進む。

【0038】ステップS3において、CPU2d-1は、判断手段として働き、上記電圧検出処理で検出した単位セルB_{S1}~B_{Sn}の両端電圧のうちの最大両端電圧V_{max}と、最小両端電圧V_{min}との差が上記所定電圧V_Aより大きい値に設定された所定電圧V_B(請求項中の所定値に相当)より小さいか否かを判断する。このとき、最大両端電圧V_{max}-最小両端電圧V_{min}<所定電圧V_Bであれば(ステップS3でY)、CPU2d-1は、各単位セルB_{S1}~B_{Sn}の両端電圧のばらつきは小さいものと判断して、ステップS5の放電抵抗R_Bによる均等化処理を行う。

【0039】放電抵抗R_Bによる均等化処理において、CPU2d-1は、抵抗接続手段として働き、全ての単位セルB_{S1}~B_{Sn}の両端電圧が、最小両端電圧V_{min}と同じになるように、各単位セルB_{S1}~B_{Sn}の両端を、放電抵抗R_Bに接続することにより、両端電圧の均等化を図る。

【0040】これに対して、最大両端電圧V_{max}-最小両端電圧V_{min}≧所定電圧V_Bであれば(ステップS3でN)、CPU2d-1は、各単位セルB_{S1}~B_{Sn}の両端電圧のばらつきが大きいものであると判断して、ステップS4の均等充電用コンデンサC_Bによる均等化処理を行う。均等充電用コンデンサC_Bによる均等化処理において、CPU2d-1は、キャパシタ接続手段として働き、各単位セルB_{S1}~B_{Sn}の両端をサイクリックに均等充電用コンデンサC_Bに接続し、均等充電用コンデンサC_Bを介して、両端電圧の高い方から低い方へ電荷を移動させることにより、両端電圧の均等化を図る。

【0041】次に、上述した電圧検出処理の詳細な動作について、図4のCPU2d-1の処理手順を示すフローチャートを参照して以下説明する。電圧検出処理において、CPU2d-1は、まず、RAM2d-3内に格納されているセルカウント値jに応じたスイッチS_{Rj}及びS_{Rj+1}のみをオン制御する(ステップS100)。次に、CPU2d-1は、RAM2d-3内に格納されているフラグF1が1に設定されているか否かを判断する(ステップS101)。

【0042】なお、イグニッションスイッチオフに応じて、電圧検出処理に進んだ時点では、セルカウント値j及びフラグF1は、1に初期設定されているため、上記ステップS100において、CPU2d-1は、スイッチS_{R1}及びS_{R2}をオン制御する。また、ステップS101において、CPU2d-1は、フラグF1が1に設定

されていると判断し(ステップS101でY)、極性反転部2b-2内のスイッチS_{A1}及びS_{A2}をオン制御する(ステップS102)。従って、単位セルB_{S1}のマイナス端子が、接続点c2に、プラス端子が接続点c1に接続され、電圧検出部2cからは、単位セルB_{S1}の両端電圧に応じた電圧信号が出力される。

【0043】次に、CPU2d-1は、フラグF1を0に、セルカウント値jをインクリメントして、2に設定した後(ステップS103、S106)、電圧検出部2cから検出された電圧信号を取り込み、単位セルB_{S1}の両端電圧として、RAM2d-3内に格納する電圧取込処理を行う(ステップS107)。

【0044】その後、CPU2d-1は、上記セルカウント値jが単位セルB_{S1}~B_{Sn}の個数nより大きいと判断する(ステップS108)。上述したように、セルカウント値jが2(<n)に設定されていれば、CPU2d-1は、nより大きくないと判断して(ステップS108でN)、再びステップS100に戻る。

【0045】再びステップS100に戻ると、ステップS106によりセルカウント値jが2に、ステップS103によりフラグF1が0に各々設定されているため、CPU2d-1は、ステップS_{R2}及びS_{R3}をオン制御するとともに(ステップS100)、スイッチS_{E1}及びS_{E2}をオン制御する(ステップS101でN-ステップS104)。従って、単位セルB_{S2}のマイナス端子が接続点c2に、プラス端子が接続点c1に接続され、電圧検出部2cからは単位セルB_{S2}の両端電圧に応じた電圧信号が出力される。

【0046】次に、CPU2d-1は、フラグF1を1に、セルカウント値をインクリメントして、3に設定した後(ステップS105、ステップS106)、電圧検出部2cから検出された電圧信号を取り込み、単位セルB_{S2}の両端電圧として、RAM2d-3内に格納する電圧取込処理を行う(ステップS107)。

【0047】上記ステップS100~S108を繰り返した結果、セルカウント値jがnを越えれば(ステップS108でY)、CPU2d-1は、全ての単位セルB_{S1}~B_{Sn}の両端電圧がRAM2d-3内に格納されたと判断して、セルカウント値j及びフラグF1を1に設定するとともに、スイッチ部2b内のスイッチを全てオフにしてリターンする(ステップS109)。以上の電圧検出処理によって、CPU2d-1は、各単位セルB_{S1}~B_{Sn}の両端を、順次、電圧検出部2cに接続して、各単位セルB_{S1}~B_{Sn}の両端電圧を検出することができる。

【0048】次に、上述した均等充電用コンデンサC_Bによる均等化処理の詳細な動作について、図5のCPU2d-1の処理手順を示すフローチャートを参照して以下説明する。均等充電用コンデンサC_Bによる均等化処理において、CPU2d-1は、まず、均等化切替部2

11

a内のスイッチ S_{c1} をオン制御する(ステップS400)。このスイッチ S_{c1} のオン制御により、接続点c1ー接続点c2間に接続されている単位セル $B_{s1} \sim B_{sn}$ の両端を、均等充電用コンデンサ C_B に接続することができる。

【0049】次に、CPU2d-1は、上述した電圧検出処理ですでに説明したステップS100～ステップS109の動作を行う。このステップS100～S109の動作を行うことにより、各单位セル $B_{s1} \sim B_{sn}$ のプラス端子が接続点c1に、マイナス端子が接続点c2に、順次、接続される。従って、スイッチ S_{c1} を介して、単位セル $B_{s1} \sim B_{sn}$ の両端は、順次、均等充電用コンデンサ C_B に接続されることになる。

【0050】さらに、ステップS103又はS105の後に、所定時間T1の経過を待って、次のステップS106に進む、ステップS401及び402の動作を行うことにより、単位セル $B_{s1} \sim B_{sn}$ の両端が、所定時間T1毎に、順次、均等充電用コンデンサ C_B に接続される。また、ステップS107では、所定時間T1、均等充電用コンデンサ C_B に接続した後の、単位セル $B_{s1} \sim B_{sn}$ の両端電圧を、検出することができる。

【0051】ここで、単位セル B_{sj} が均等充電用コンデンサ C_B に接続された場合の電荷の移動について説明する。この時点での均等充電用コンデンサ C_B の両端電圧が単位セル B_{sj} の両端電圧よりも高ければ、均等充電用コンデンサ C_B に蓄積された電荷の単位セル B_{sj} への移動が起こり、反対に、均等充電用コンデンサ C_B の両端電圧が単位セル B_{sj} の両端電圧よりも低ければ、単位セル B_{sj} に蓄積された電荷の均等充電用コンデンサ C_B への移動が起こる。

【0052】そして、均等充電用コンデンサ C_B に蓄積された電荷の単位セル B_{sj} への移動が起こった場合は、均等充電用コンデンサ C_B によって単位セル B_{sj} が充電されて単位セル B_{sj} の両端電圧が上がるのに対して、蓄積電荷を単位セル B_{sj} に放出した均等充電用コンデンサ C_B の両端電圧が放電により下がって、単位セル B_{sj} の両端電圧と、均等充電用コンデンサ C_B の両端電圧との差が小さくなる。

【0053】これに対し、単位セル B_{sj} に蓄積された電荷の均等充電用コンデンサ C_B への移動が起こった場合は、単位セル B_{sj} によって均等充電用コンデンサ C_B が充電されて均等充電用コンデンサ C_B の両端電圧 B_{sj} が上がるのに対して、蓄積電荷を均等充電用コンデンサ C_B に放出した単位セル B_{sj} の両端電圧 V_n が放電により下がって、単位セル B_{sj} の両端電圧と、均等充電用コンデンサ C_B の両端電圧との差が小さくなる。

【0054】従って、単位セル $B_{s1} \sim B_{sn}$ を所定時間T1毎に、順次、均等充電用コンデンサ C_B に接続すると、均等充電用コンデンサ C_B を介して、両端電圧の高い方から低い方への蓄積電荷の移動が行われるため、各

12

単位セル $B_{s1} \sim B_{sn}$ の両端電圧の差が縮小する。

【0055】この結果、ステップS107で検出した単位セル $B_{s1} \sim B_{sn}$ の両端電圧のうちの最大両端電圧 V_{max} と、最小両端電圧 V_{min} との差が所定電圧 V_B より小さくなれば(ステップS403でY)、CPU2d-1は、各单位セル $B_{s1} \sim B_{sn}$ の両端電圧のばらつきが小さくなったと判断して、スイッチ S_{c1} をオフ制御した後(ステップS404)、リターンする。一方、最大両端電圧 V_{max} と、最小両端電圧 V_{min} との差が所定電圧 V_B 以上であれば(ステップS403でN)、CPU2d-1は、各单位セル $B_{s1} \sim B_{sn}$ の両端電圧のばらつきが大きいままであるとして、再びステップS100に戻る。

【0056】以上の均等充電用コンデンサ C_B による均等化処理により、単位セル $B_{s1} \sim B_{sn}$ の最大両端電圧 V_{max} と、最小両端電圧 V_{min} との差が所定電圧 V_B より小さくなって、単位セル $B_{s1} \sim B_{sn}$ の両端電圧のばらつきが小さくなる。

【0057】次に、上述した放電抵抗 R_B による均等化処理の詳細な動作について、図6のCPU2d-1の処理手順を示すフローチャートを参照して以下説明する。放電抵抗 R_B による均等化処理において、CPU2d-1は、まず、電圧検出処理を行い、各单位セル $B_{s1} \sim B_{sn}$ の両端電圧を検出する(ステップS1)。その後、CPU2d-1は、スイッチ S_{c2} をオン制御する(ステップS500)。このスイッチ S_{c2} のオン制御により、接続点c1ー接続点c2間に接続された単位セル $B_{s1} \sim B_{sn}$ の両端を、放電抵抗 R_B に接続することができる。

【0058】次に、CPU2d-1は、上述した電圧検出処理ですでに説明したステップS100～ステップS109の動作を行う。このステップS100～S109の動作を行うことにより、各单位セル $B_{s1} \sim B_{sn}$ のプラス端子が接続点c1に、マイナス端子が接続点c2に、順次、接続される。従って、スイッチ S_{c2} を介して、単位セル $B_{s1} \sim B_{sn}$ の両端は、順次、放電抵抗 R_B に接続されることになる。

【0059】さらに、ステップS107とステップS108との間に、ステップS107で検出した、放電抵抗 R_B に接続されている単位セル $B_{s1} \sim B_{sn}$ の両端電圧が、上記ステップS1で検出された両端電圧のうちの最小両端電圧 V_{min} 以下になるのを待って次のステップS108に進む、ステップS501が挿入されている。

【0060】従って、単位セル $B_{s1} \sim B_{sn}$ の両端は、その蓄積電荷が放電抵抗 R_B により消費されて、両端電圧が最小電圧 V_{min} 以下になる毎に、順次、放電抵抗 R_B に接続される。以上の放電抵抗 R_B による均等化処理により、単位セル $B_{s1} \sim B_{sn}$ の両端電圧は、最小両端電圧 V_{min} と同じになり、各单位セルの両端電圧 $B_{s1} \sim B_{sn}$ のばらつきはほとんどなくなる。また、ステップS109の後は、CPU2d-1は、スイッチ S_{c2} をオフ制御した後(ステップS502)、リターンする。

【0061】上述した調整装置1によれば、各単位セル $B_{S1} \sim B_{Sn}$ の両端電圧のばらつき度合が大きいと判断されている間は、各単位セル $B_{S1} \sim B_{Sn}$ が均等充電用コンデンサ C_E に順次、接続されて、各単位セル $B_{S1} \sim B_{Sn}$ の両端電圧が均等化される。このため、電気エネルギーが放電抵抗 R_B によって無駄に消費されることがない。

【0062】また、ばらつき度合が大きいと判断されている間は、均等充電用コンデンサ C_E による均等化では、電荷の移動量が少なくなるため、均等化に時間がかかるが、本発明の調整装置1では、各単位セル $B_{S1} \sim B_{Sn}$ のばらつき度合が大きい間は、放電抵抗 R_B による均等化が行われる。このため、短時間に各単位セル $B_{S1} \sim B_{Sn}$ の両端電圧の均等化を図ることができる。また、ばらつき度合が小さいため、放電抵抗 R_B によって消費される電気エネルギーも小さくてすみ、短時間に、かつ電気エネルギーのロスを抑えて、各単位セル $B_{S1} \sim B_{Sn}$ の両端電圧の均等化を行うことができる。

【0063】また、以上の構成の調整装置1においては、スイッチ S_{C1} をオン制御した状態で、スイッチ部2bのスイッチのオンオフ制御を行えば、各単位セル $B_{S1} \sim B_{Sn}$ を均等充電用コンデンサ C_E に接続することができる。また、スイッチ S_{C2} をオン制御した状態で、スイッチ部2b内のスイッチのオンオフ制御を行えば、各単位セル $B_{S1} \sim B_{Sn}$ を放電抵抗 R_B に接続することができる。従って、各単位セル $B_{S1} \sim B_{Sn}$ を均等充電用コンデンサ C_E に接続するためのスイッチ部2bと放電抵抗 R_B に接続するためのスイッチ部2bとを別々に設ける必要がなく、コストダウンを図ることができる。

【0064】また、以上の構成の調整装置1においては、スイッチ部2bのスイッチのオンオフ制御を行って、各単位セル $B_{S1} \sim B_{Sn}$ の両端電圧を検出している。従って、各単位セル $B_{S1} \sim B_{Sn}$ を均等充電用コンデンサ C_E 又は放電抵抗 R_B と接続するためのスイッチ部2bを流用して、各単位セル $B_{S1} \sim B_{Sn}$ の両端電圧を検出することができ、各々別途に、スイッチ部2bを設ける必要がなく、コストダウンを図ることができる。

【0065】

【発明の効果】以上説明したように、請求項1記載の発明によれば、各単位セルのばらつき度合が大きい間は、キャパシタ接続手段による均等化が行われるため、電気エネルギーが放電抵抗によって無駄に消費されることがない。また、各単位セルのばらつき度合が大きい間は、キャパシタ接続手段による均等化では、電荷の移動量が少なくなるため、均等化に時間がかかるが、本発明では、各単位セルのばらつき度合が大きい間は、放電抵抗による均等化が行われるため、短時間に各単位セルの両端電圧の均等化を図ることができる。また、ばらつき度合が小さいため、放電抵抗によって消費される電気エネルギーも小さくてすむので、短時間に、かつ電気エネルギーのロスを抑えて、各単位セルの両端電圧

の均等化を行うことができる組電池の充電状態調整装置を得ることができる。

【0066】請求項2記載の発明によれば、キャパシタ接続手段と抵抗接続手段とで、スイッチ手段を兼用することができ、各々別途に、各単位セルと、キャパシタ又は放電抵抗とを接続するスイッチ手段を設ける必要がないので、コストダウンを図った組電池の充電状態調整装置を得ることができる。

【0067】請求項3記載の発明によれば、各単位セルの最大両端電圧と最小両端電圧との差が、所定値以上の間は、第1の充電状態調整手段による均等化が行われるため、大きな電気エネルギーが無駄に消費されることがない。また、各単位セルの最大両端電圧と最小両端電圧との差が、所定値以下より小さい間は、第2の充電状態調整手段による均等化が行われるため、短時間に各単位セルの両端電圧の均等化を図ることができるので、短時間に、かつ電気エネルギーのロスを抑えて、各単位セルの両端電圧の均等化を行うことができる組電池の充電状態調整装置を得ることができる。

【0068】請求項4記載の発明によれば、判断手段による判断を行うための電圧検出手段が、各単位セルをキャパシタ又は放電抵抗と接続するためのスイッチ手段を流用して、各単位セルの両端電圧を検出することができ、各々別途に、スイッチ手段を設ける必要がないので、コストダウンを図った組電池の充電状態調整装置を得ることができる。

【0069】請求項5記載の発明によれば、各単位セルの両端電圧のばらつき度合が大きいと判断されている間、各単位セルがキャパシタに接続されて、各単位セルの両端電圧が均等化されるため、電気エネルギーが放電抵抗によって無駄に消費されることがない。また、ばらつき度合が大きいと判断されている間、キャパシタによる均等化では、電荷の移動量が少なくなるため、均等化に時間がかかるが、本発明では、各単位セルのばらつき度合が大きい間は、放電抵抗による均等化が行われるため、短時間に各単位セルの両端電圧の均等化を図ることができる。また、ばらつき度合が小さいため、放電抵抗によって消費される電気エネルギーも小さくてすむので、短時間に、かつ電気エネルギーのロスを抑えて、各単位セルの両端電圧の均等化を行うことができる組電池の充電状態調整方法を得ることができる。

【図面の簡単な説明】

【図1】本発明の組電池の充電状態調整装置の基本構成図である。

【図2】本発明の組電池の充電状態調整方法を実施した組電池の充電状態調整装置の一実施の形態を示す回路図である。

【図3】図2の組電池の充電状態調整装置を構成するCPU2d-1の処理手順を示すフローチャートである。

【図4】図3の電圧検出処理におけるCPU2d-1の

15

処理手順を示すフローチャートである。

【図5】図3の均等充電用コンデンサ C_B による均等化処理におけるCPU 2d-1の処理手順を示すフローチャートである。

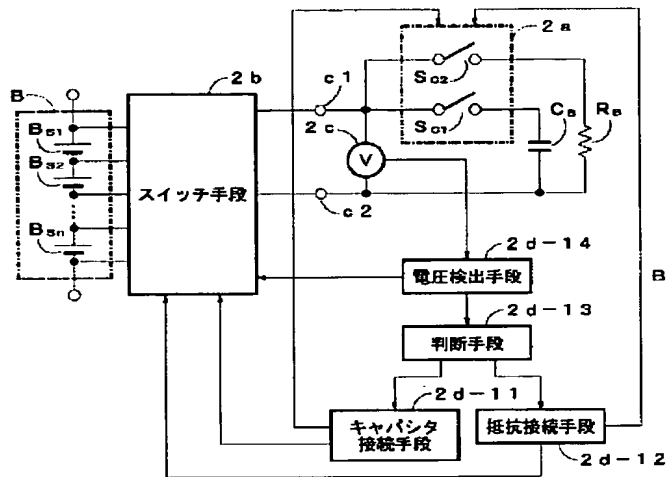
【図6】図3の放電抵抗 R_B による均等化処理におけるCPU 2d-1の処理手順を示すフローチャートである。

【符号の説明】

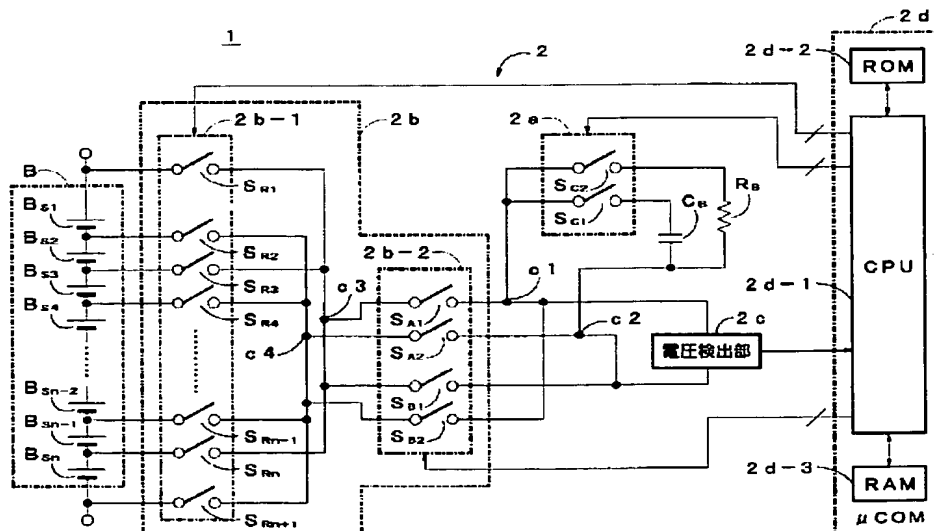
- 1 組電池の充電状態調整装置
2c 電圧検出部（信号出力手段）
2b スイッチ手段（スイッチ部）
2d-11 キャパシタ接続手段（CPU）

- 2d-12 抵抗接続手段（CPU）
2d-13 判断手段（CPU）
2d-14 電圧検出手段（CPU）
B 組電池（メインバッテリー）
 $B_{s1} \sim B_{sn}$ 単位セル
 C_B キャパシタ（均等充電用コンデンサ）
c1 第1の接続点（接続点）
c2 第2の接続点（接続点）
 R_B 放電抵抗
10 S_{c1} 第1のスイッチ素子（スイッチ）
 S_{c2} 第2のスイッチ素子（スイッチ）

【図1】

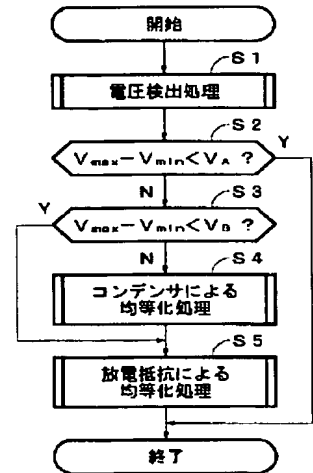


【図2】

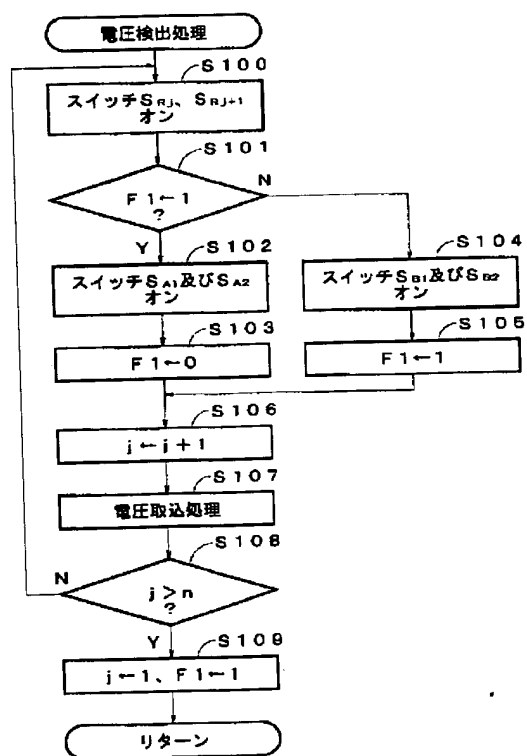


16

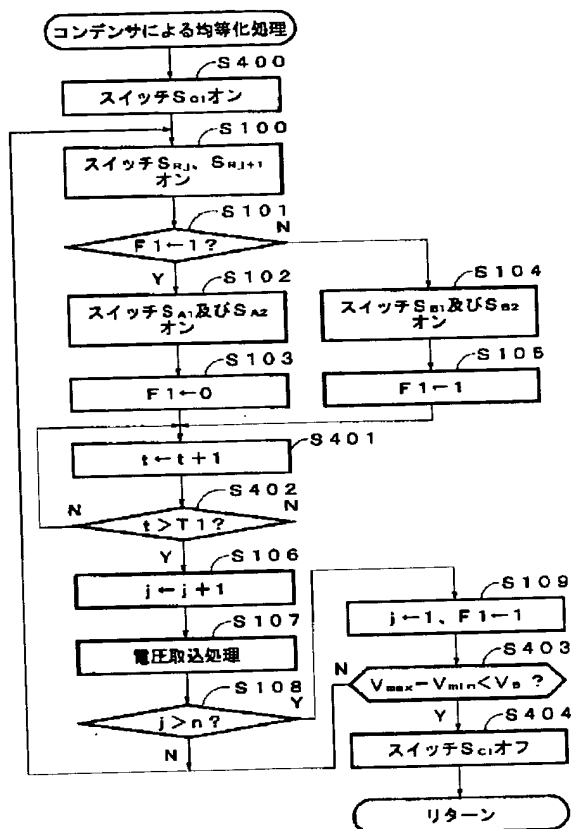
【図3】



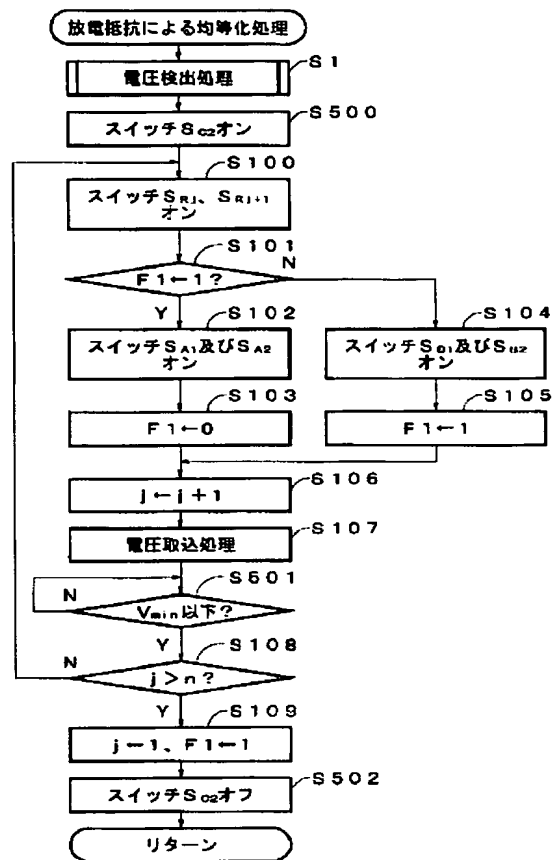
【図4】



【図5】



【図6】



フロントページの続き

Fターム(参考) 5G003 AA07 BA03 CA15 CC04 DA04
 DA12 FA06 GC05
 5H030 AA01 AS08 BB01 FF43
 5H115 PA15 PC06 PG04 PI16 PO01
 PO10 PO13 PU01 SE06 TI05
 TO13 TU05 TU16 TU17

THIS PAGE BLANK (USPTO)